

T S2/5/1

2/5/1

DIALOG(R)File 351:Derwent WPI

(c) 2005 Thomson Derwent. All rts. reserv.

013070656 **Image available**

WPI Acc No: 2000-242528/200021

Related WPI Acc No: 2005-289447

XRPX Acc No: N00-182635

Lead frame for quad flat package, has inner lead whose width at end is lesser than the thickness and is fixed to heat sink

Patent Assignee: HITACHI LTD (HITA); HITACHI HOKKAI SEMICONDUCTOR (HITW); HITACHI MICON SYSTEM KK (HITA-N); HITACHI CHO LSI ENG CO LTD (HISC); HITACHI HOKKAI SEMICONDUCTOR KK (HITW); HITACHI SEISAKUSHO KK (HITA); HITACHI HOKKAI SEMICONDUCTOR LTD (HITW); HITACHI ULSI SYSTEMS CO LTD (HISC); HITACHI HOKKAI SEMICONDUCTORS LTD (HITW); ITO F (ITOF-I); KAMEOKA A (KAME-I); KONNO T (KONN-I); SUZUKI H (SUZU-I); SUZUKI K (SUZU-I); TANAKA H (TANA-I); TANAKA S (TANA-I); TOIDA T (TOID-I); TSUBOSAKI K (TSUB-I); RENESAS TECHNOLOGY CORP (RENE-N)

Inventor: ITO F; KAMEOKA A; KONNO T; SUZUKI H; SUZUKI K; TANAKA H; TANAKA S ; TOIDA T; TSUBOSAKI K

Number of Countries: 006 Number of Patents: 014

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2000058735	A	20000225	JP 98224392	A	19980807	200021 B
CN 1249536	A	20000405	CN 99111981	A	19990806	200034
KR 2000017123	A	20000325	KR 9932218	A	19990806	200104
SG 81289	A1	20010619	SG 993362	A	19990712	200141
TW 421871	A	20010211	TW 99112546	A	19990723	200146
US 6396142	B1	20020528	US 99369402	A	19990806	200243
US 20020137261	A1	20020926	US 99369402	A	19990806	200265
			US 2002152726	A	20020523	
US 20020137262	A1	20020926	US 99369402	A	19990806	200265
			US 2002152727	A	20020523	
US 20020192871	A1	20021219	US 99369402	A	19990806	200303
			US 2002152727	A	20020523	
			US 2002205448	A	20020726	
US 6673655	B2	20040106	US 99369402	A	19990806	200411
			US 2002152726	A	20020523	
US 20040126932	A1	20040701	US 99369402	A	19990806	200444
			US 2002152727	A	20020523	
			US 2002205448	A	20020726	
			US 2003734115	A	20031215	
US 6803258	B2	20041012	US 99369402	A	19990806	200469
			US 2002152727	A	20020523	
KR 2004083027	A	20040930	KR 200462125	A	20040806	200510
KR 2004083028	A	20040930	KR 200462129	A	20040806	200510

Priority Applications (No Type Date): JP 98224392 A 19980807

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 2000058735	A		15	H01L-023/50	
CN 1249536	A			H01L-023/50	
KR 2000017123	A			H01L-023/36	
SG 81289	A1			H01L-000/00	
TW 421871	A			H01L-023/50	
US 6396142	B1			H01L-023/48	
US 20020137261	A1			H01L-023/34	Cont of application US 99369402
					Cont of patent US 6396142
US 20020137262	A1			H01L-023/495	Cont of application US 99369402

US 20020192871 A1	H01L-023/495	Cont of patent US 6396142 Div ex application US 99369402 Div ex application US 2002152727 Div ex patent US 6396142
US 6673655 B2	H01L-023/48	Cont of application US 99369402 Cont of patent US 6396142
US 20040126932 A1	H01L-021/50	Div ex application US 99369402 Div ex application US 2002152727 Cont of application US 2002205448 Div ex patent US 6396142
US 6803258 B2	H01L-021/50	Cont of application US 99369402 Cont of patent US 6396142
KR 2004083027 A	H01L-023/36	
KR 2004083028 A	H01L-023/36	

Abstract (Basic): JP 2000058735 A

NOVELTY - The width 'W' at the end of inner lead (4) is lesser than the thickness of the inner lead. The end of the inner lead is fixed to a heat sink (13) and is connected to the semiconductor chip (1).

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for lead frame manufacturing method.

USE - In quad flat package.

ADVANTAGE - Since the end of the inner lead is fixed to the heat sink, package crack is prevented. Distortion at the end of the inner lead is prevented and forming accuracy is improved, by setting the thickness at the end of the inner lead suitably. DESCRIPTION OF

DRAWING(S) - The figure shows the top view of the lead frame. (1) Semiconductor chip; (4) Inner lead; (13) Heat sink.

Dwg.6/20

Title Terms: LEAD; FRAME; QUAD; FLAT; PACKAGE; INNER; LEAD; WIDTH; END; THICK; FIX; HEAT; SINK

Derwent Class: U11

International Patent Class (Main): H01L-000/00; H01L-021/50; H01L-023/34; H01L-023/36; H01L-023/48; H01L-023/495; H01L-023/50

International Patent Class (Additional): H01L-023/12; H01L-023/28

File Segment: EPI

?

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-058735

(43)Date of publication of application : 25.02.2000

(51)Int.Cl.

H01L 23/50

H01L 23/12

H01L 23/28

(21)Application number : 10-224392

(71)Applicant : HITACHI LTD

HITACHI ULSI SYSTEMS CO LTD

HITACHI HOKKAI SEMICONDUCTOR LTD

(22)Date of filing : 07.08.1998

(72)Inventor : ITO FUJIO

TANAKA HIROAKI

SUZUKI HIROMICHI

TOIDA TOKUJI

KONNO TAKASHI

TSUBOSAKI KUNIHIRO

TANAKA SHIGEKI

SUZUKI KAZUNARI

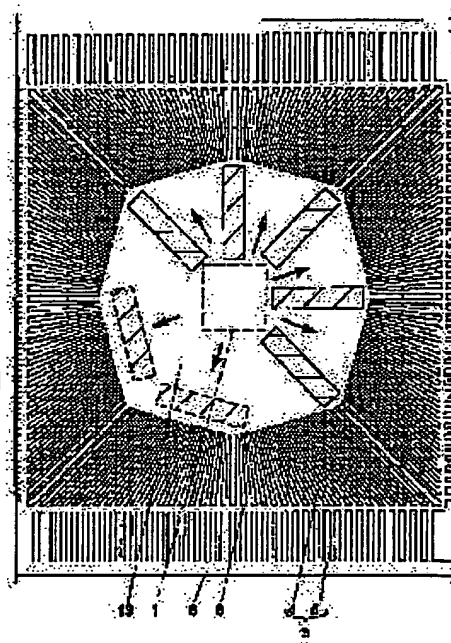
KAMEOKA AKIHIKO

(54) LEAD FRAME, SEMICONDUCTOR DEVICE, AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To stabilize bonding of a narrow lead pitch and to prevent a package of a semiconductor device provided with a heat-radiation plate from cracking.

SOLUTION: Related to a semiconductor device comprising a heat-radiation plate 13, a lead width W and lead plate thickness T at the tip end of the inner lead connected to a semiconductor chip is $w < t$, with an inner lead 4 fixed to the heat-radiation plate 13. Further, the heat-radiation plate 13 is supported by fixing to the inner lead 4, excluding a suspension lead. Lead pitch p , lead width w , and lead plate thickness t at the tip end of the inner lead connected to a semiconductor chip 1 is $w < t$, $p \leq 1.2 t$, with the inner lead fixed to the heat-radiation plate. Related to the heat-radiation plate, holes are so provided between a semiconductor chip mounting region and the inner lead that the heat-transfer channel of the heat-radiation plate becomes radial. Related to a semiconductor device wherein a semiconductor chip is fixed to the heat-radiation plate which is sealed with a sealing material, a plate thickness (t') at the tip end of the inner lead is thinner than a plate thickness (t) at other part with the inner lead fixed to the heat-radiation plate.



LEGAL STATUS

[Date of request for examination] 31.03.2004

[Date of sending the examiner's decision of rejection] 17.05.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2005-11241

[Date of requesting appeal against examiner's decision of rejection] 16.06.2005

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-58735

(P2000-58735A)

(43)公開日 平成12年2月25日(2000.2.25)

(51)Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
H 0 1 L 23/50		H 0 1 L 23/50	K 4 M 1 0 9
			F 5 F 0 6 7
23/12		23/28	A
23/28		23/12	J

審査請求 未請求 請求項の数14 O L (全 15 頁)

(21)出願番号 特願平10-224392

(22)出願日 平成10年8月7日(1998.8.7)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233169

株式会社日立超エル・エス・アイ・システムズ

東京都小平市上水本町5丁目22番1号

(71)出願人 000233594

日立北海セミコンダクタ株式会社

北海道亀田郡七飯町字中島145番地

(74)代理人 100083552

弁理士 秋田 収喜

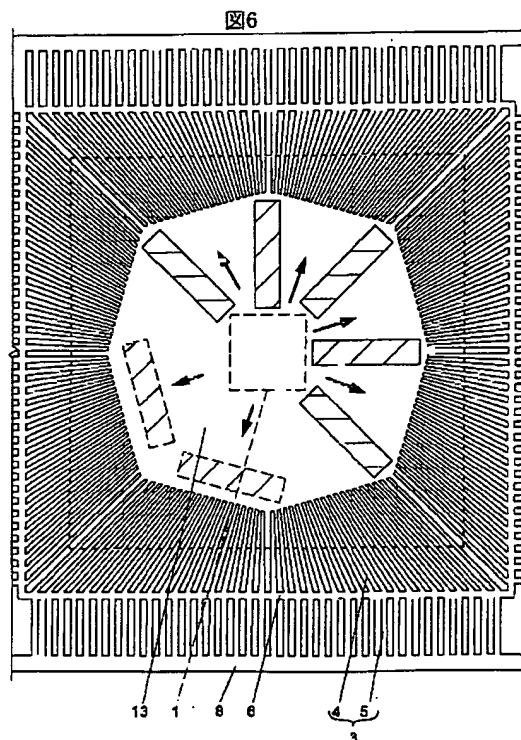
最終頁に続く

(54)【発明の名称】 リードフレーム、半導体装置及び半導体装置の製造方法

(57)【要約】

【課題】 狭リードピッチのボンディングを安定させ、かつ放熱板を設けた半導体装置のパッケージラックを防止する。

【解決手段】 放熱板を設けた半導体装置について、半導体チップと接続されるインナーリード先端のリード幅 w 、リード板厚 t が、 $w < t$ となっており、前記放熱板にインナーリードを固定する。更に、インナーリードとの固定によって放熱板を支持して吊りリードを排する。半導体チップと接続されるインナーリード先端のリードピッチ p 、リード幅 w 、リード板厚 t が、 $w < t$ 、 $p \leq 1.2t$ となっており、前記放熱板にインナーリードを固定する。放熱板には半導体チップ搭載領域とインナーリードまでの間に、放熱板の伝熱経路が放射状となる形状に孔を設ける。放熱板に半導体チップを固定し封止体によって封止した半導体装置について、前記インナーリードの先端の板厚 t_1 を他の部分の板厚 t よりも薄くし、放熱板にインナーリードを固定する。



【特許請求の範囲】

【請求項1】 放熱板に半導体チップを固定し封止体によって封止した半導体装置において、前記半導体チップと接続されるインナーリード先端のリード幅 w 、リード板厚 t について、 $w < t$ となっており、前記放熱板にインナーリードの少なくとも先端部分を固定することを特徴とする半導体装置。

【請求項2】 放熱板に半導体チップを固定し封止体によって封止した半導体装置において、前記半導体チップと接続されるインナーリード先端のリード幅 w 、リード板厚 t について、 $w < t$ となっており、前記放熱板にインナーリードの少なくとも先端部分を固定して放熱板を支持することによって、放熱板を支持する吊りリードを排したことを特徴とする半導体装置。

【請求項3】 放熱板に半導体チップを固定し封止体によって封止した半導体装置において、前記半導体チップと接続されるインナーリード先端のリードピッチ p 、リード幅 w 、リード板厚 t について、 $w < t$ 、かつ $p \leq 1.2t$ となっており、前記放熱板にインナーリードの少なくとも先端部分を固定することを特徴とする半導体装置。

【請求項4】 放熱板に半導体チップを固定し封止体によって封止した半導体装置において、前記放熱板には半導体チップ搭載領域とインナーリードまでの間に、放熱板の伝熱経路が放射状となる形状に孔を設けたことを特徴とする半導体装置。

【請求項5】 放熱板に半導体チップを固定し封止体によって封止した半導体装置において、前記インナーリードの先端の板厚 t_1 をインナーリードの他の部分の板厚 t_2 よりも薄くし、前記放熱板に前記インナーリードの少なくとも先端を固定することを特徴とする半導体装置。

【請求項6】 前記インナーリード先端或いは前記半導体チップの電極パッドの少なくとも一方を千鳥状に配置したことを特徴とする請求項1乃至請求項5の何れか一項に記載の半導体装置。

【請求項7】 放熱板に半導体チップを固定し封止体によって封止した半導体装置の製造方法において、前記半導体チップと接続されるインナーリード先端のリードピッチ p 、リード幅 w 、リード板厚 t について、 $w < t$ 、かつ $p \leq 1.2t$ となっており、前記放熱板に少なくとも先端部分が固定されたインナーリードと前記半導体チップのパッド電極とを接続する工程を含むことを特徴とする半導体装置の製造方法。

【請求項8】 放熱板に半導体チップを固定し封止体によって封止した半導体装置の製造方法において、前記放熱板には半導体チップ搭載領域とインナーリードまでの間に、放熱板の伝熱経路が放射状となる形状に孔が設けられており、樹脂封止の際にこの孔によって放熱

板を貫通して封止体を形成する工程を含むことを特徴とする半導体装置の製造方法。

【請求項9】 放熱板に半導体チップを固定し封止体によって封止した半導体装置の製造方法において、前記インナーリードの先端の板厚 t_1 をインナーリードの他の部分の板厚 t_2 よりも薄くしたリードフレームの放熱板に半導体チップを固定する工程と、前記放熱板に前記インナーリードの少なくとも先端が固定された状態で、インナーリードと前記半導体チップのパッド電極とを接続する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項10】 前記インナーリード先端或いは前記半導体チップの電極パッドの少なくとも一方が千鳥状に配置されていることを特徴とする請求項5乃至請求項7の何れか一項に記載の半導体装置の製造方法。

【請求項11】 半導体チップが固定される半導体チップ搭載領域が設けられた放熱板と複数のリードとを有するリードフレームにおいて、前記半導体チップと接続される前記リードのインナーリード先端のリードピッチ p 、リード幅 w 、リード板厚 t について、 $w < t$ 、かつ $p \leq 1.2t$ となっており、前記放熱板にインナーリードの少なくとも先端部分が固定されていることを特徴とするリードフレーム。

【請求項12】 半導体チップが固定される半導体チップ搭載領域が設けられた放熱板と複数のリードとを有するリードフレームにおいて、前記放熱板には半導体チップ搭載領域と前記リードのインナーリードまでの間に、放熱板の伝熱経路が放射状となる形状に孔が設けられていることを特徴とするリードフレーム。

【請求項13】 半導体チップが固定される半導体チップ搭載領域が設けられた放熱板と複数のリードとを有するリードフレームにおいて、前記リードのインナーリードの先端の板厚 t_1 をインナーリードの他の部分の板厚 t_2 よりも薄くし、前記放熱板に前記インナーリードの少なくとも先端を固定することを特徴とするリードフレーム。

【請求項14】 前記インナーリード先端が千鳥状に配置されていることを特徴とする請求項7乃至請求項13の何れか一項に記載のリードフレーム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、リードフレーム及び半導体装置に関し、特に、多リードのリードフレーム及び半導体装置に適用して有効な技術に関するものである。

【0002】

【従来の技術】LSI等の半導体装置は、集積度の向上に伴って、より複雑な回路が搭載されその機能も高度なものとなっている。このような高機能化によって、半導

体装置にはより多くの外部端子が必要となり、このために半導体チップに設けられるパッド電極及び半導体装置の外部端子であるリードの数もそれに対応して増加することとなる。例えば、ロジック半導体装置では、外部端子の数は数百にも及んでいる。このような多リードの半導体装置としては、QFP (Quad Flat Package) 型の半導体装置が知られている。このQFP型の半導体装置では、半導体チップを封止する封止体の四側面に夫々複数のリードを設けるために、多リード化に適しており、半導体装置を実装基板に実装する場合に、半導体装置周囲のスペースを有効に利用できるという利点がある。

【0003】このようなQFP型の半導体装置の組み立てに用いられるリードフレームとしては、例えば日経BP社刊「VLSIパッケージング技術(上)」、1993年5月31日発行、P155～P164に示されており、特にP157及びP159には具体的なパターンが示されている。

【0004】また、前記微細化によって半導体チップに形成される素子数が増加し、それらの素子がより高速に動作するために、半導体チップからの発熱も増大することとなる。この問題に対処するために放熱性を向上させた半導体装置として、例えば前記「VLSIパッケージング技術(下)」P200～P203にヒートスプレッドを設けた半導体装置が記載されている。この半導体装置では半導体チップにヒートスプレッドを取り付けることによって、半導体装置の放熱性を向上させている。

【0005】

【発明が解決しようとする課題】前記多リード化に対応するために、リードフレームでは、各リード間の間隔であるリードピッチ及びリードの幅寸法を小さくすることが求められている。

【0006】また、同様に半導体チップには前記高機能化によって多くのパッド電極が設けられており、各パッド電極間の間隔であるパッドピッチも小さくなっている。一般に半導体チップのパッド電極のピッチは種々のものがあるが、ウエハ当たりのチップ取得数を向上させるために、チップサイズは小さいことが望ましく、このため各パッド電極間のピッチも一段と小さく設定される傾向にある。

【0007】このような理由から、多リードと各パッド電極との間をAu等のワイヤを用いてボンディングする場合、パッドピッチが小さくなったことにより、隣接するワイヤ接触して相互にショートが発生しやすくなるという問題がある。

【0008】また、ワイヤボンディング後の樹脂モールドの際に、各リードの機械的強度の低下或はワイヤ間隔の減少によって、モールド樹脂の流動によりワイヤが変形するワイヤ流れが生じることがあり、この変形によりワイヤのショートが発生するという問題がある。

【0009】加えて、QFPでは、中央に搭載された半

導体チップに近づくにつれてリードの配置領域が狭まってくる。このため、リードの加工精度の限界からリードの太さ及びピッチについては板厚によって限界があり、リードピッチを半導体チップのパッドピッチに対して十分に微細化できない。このため、搭載する半導体チップ寸法のシュリンク化が進み半導体チップの外形状は小さくなるに連れて、リードの先端を半導体チップに近付けることができなくなる。従って、ボンディングされるリードの先端と半導体チップのパッド電極との間隔が拡がり、パッド電極とリードとをボンディングするワイヤを長くせざるを得ない。このようにワイヤを長くした場合には、前記ショート或はワイヤ流れの発生率が高くなる。

【0010】現状では、パッドピッチとして実用化されているのは80 μ m程度であるが、将来的には60 μ m～45 μ mのパッドピッチとすることが必要になると予想される。また、チップのシュリンク化が進むことによってボンディングにおけるワイヤ長も長くなる。現状では、安定してボンディングを行なうためにはワイヤ長を5mm～6mm以下に抑える必要がある。このため、リードの先端ピッチを狭くしてワイヤ長の増大を回避する必要がある。

【0011】発明者等が行なったワイヤボンディングについてのシミュレーションの結果を図1に示す。256ピンのを例とし、半導体チップのパッドピッチ毎に、インナーリード先端ピッチと安定してボンディングの行なえるワイヤ長の関係を調べた。その結果から、ボンディングを安定して行なうには、60 μ mパッドピッチでは、リード先端ピッチを180 μ m以下とする必要があることが判る。

【0012】また、このようなリードの微細化によって、各リードの機械的強度は低下するために、僅かな力により変形しやすくなり、このような変形によっても前記ショートが発生する。

【0013】このためインナーリードを絶縁性のテープによって固定して各リードの変形を防止することが考えられた。図2に示すのは従来構造のテープ固定方式リードフレームの平面図であり、図3に示すのはこのリードフレームを用いて組立てた樹脂封止型半導体装置の縦断面図である。

【0014】リードフレームは、例えばCu系合金からなり、半導体チップ1(破線にて示す)がタブ2に固定され、搭載される半導体チップ1の全周囲にわたって複数のリード3が配置されている。リード3はインナーリード4及びアウターリード5からなり、インナーリード4の先端が半導体チップ1の周囲に配置されている。

【0015】各リード3は、ダムバー6により、或はリードフレームの枠体となるタイバー8により一体となっており、各リード3のダムバー6内側部分及び外側部分が夫タインナーリード4及びアウターリード5となる。

タブ2はインナーリード4の間に設けられるタブ吊りリード7によって支持されて、各インナーリード4及びタブ吊りリード7は矩形棒状の絶縁性テープ9に固定されている。

【0016】このリードフレームを用いた半導体装置では、半導体チップ1をレジン又は銀ペーストによってタブ2に固定し、半導体チップ1のパッド電極10とインナーリード4とがボンディングワイヤ11によって接続されている。ボンディング後に半導体チップ1、タブ3、インナーリード4、ボンディングワイヤ11が例えばエポキシ樹脂からなる封止体12によって封止され、ダムバー6及びタイバー8が切断されて各リード3は電気的に分離される。この後、封止体12から延在するアウターリード5は、一例として図3ではガルウイング状に、成形されて半導体装置が完成する。

【0017】図2、図3から明らかなように、テープ固定方式リードフレームでは、リードフレームの汎用性を考慮してインナーリード4の中間部分をテープ9によって固定しているため、テープ9の位置がインナーリード4の先端から離れている。このため、ワイヤボンディングの行なわれるインナーリード4先端の固定としては、不安定であり、効果が不十分であった。

【0018】加えて、最近の半導体装置では、高機能化・高性能化によって半導体チップの発生する熱が増加してきたために、半導体チップにヒートスプレッド等の放熱板を取り付けることによって、半導体装置の放熱性を向上させたものがある。

【0019】図4は、本発者等が研究した銅箔を接着材によって半導体チップに取り付けて放熱板としたヒートスプレッド内蔵型QFP（以下HQFPと云う）用のリードフレームを示す平面図であり、図5はこのリードフレームを用いて組立てた半導体装置を示す縦断面図である。

【0020】前述したリードフレーム、半導体装置とは異なり、半導体チップ1（破線で示す）が放熱板13に固定され、この放熱板13にインナーリード4も固定されている。

【0021】こうしたHQFP型の半導体装置では、封止体12と放熱板13との接触部分が多く、封止体12である樹脂と放熱板13である金属との接着力が弱いいため、放熱板13と封止体12との界面にて、吸収された水分が、リフロー加熱時に気化膨張することによってパッケージクラックが発生するという問題があった。図6に示す半導体装置では、リフロー性に考慮して放熱板13の中央に円形の孔を設け、この部分にて封止体12と半導体チップ1とが接着する構成としているが、未だ充分ではない本発明の課題は、多リードの半導体装置のボンディングを安定させることが可能な技術を提供することにある。

【0022】本発明の他の課題は、放熱板を設けた半導

体装置のパッケージクラックを防止することが可能な技術を提供することにある。

【0023】本発明の前記ならびにその他の課題と新規な特徴は、本明細書の記述及び添付図面から明らかなるであらう。

【0024】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば下記の通りである。

【0025】放熱板に半導体チップを固定し封止体によって封止した半導体装置について、前記半導体チップと接続されるインナーリード先端のリード幅 w 、リード板厚 t について、 $w < t$ となっており、前記放熱板にインナーリードの少なくとも先端部分を固定する。

【0026】放熱板に半導体チップを固定し封止体によって封止した半導体装置について、前記半導体チップと接続されるインナーリード先端のリード幅 w 、リード板厚 t について、 $w < t$ となっており、前記放熱板にインナーリードの少なくとも先端部分を固定して放熱板を支持することによって、放熱板を支持する吊りリードを排除する。

【0027】放熱板に半導体チップを固定し封止体によって封止した半導体装置について、前記半導体チップと接続されるインナーリード先端のリードピッチ p 、リード幅 w 、リード板厚 t が、 $w < t$ 、かつ $p \leq 1.2t$ となっており、前記放熱板にインナーリードの少なくとも先端部分を固定する。

【0028】放熱板に半導体チップを固定し封止体によって封止した半導体装置について、前記放熱板には半導体チップ搭載領域とインナーリードまでの間に、放熱板の伝熱経路が放射状となる形状に孔を設ける。

【0029】放熱板に半導体チップを固定し封止体によって封止した半導体装置について、前記インナーリードの先端の板厚 t_1 をインナーリードの他の部分の板厚 t_2 よりも薄くし、前記放熱板に前記インナーリードの少なくとも先端を固定する。

【0030】放熱板に半導体チップを固定し封止体によって封止した半導体装置の製造方法について、前記半導体チップと接続されるインナーリード先端のリードピッチ p 、リード幅 w 、リード板厚 t について、 $w < t$ 、かつ $p \leq 1.2t$ となっており、前記放熱板に少なくとも先端部分が固定されたインナーリードと前記半導体チップのパッド電極とを接続する工程を含む。

【0031】放熱板に半導体チップを固定し封止体によって封止した半導体装置の製造方法について、前記放熱板には半導体チップ搭載領域とインナーリードまでの間に、放熱板の伝熱経路が放射状となる形状に孔が設けられており、樹脂封止の際にこの孔によって放熱板を貫通して封止体を形成する工程を含む。

【0032】放熱板に半導体チップを固定し封止体によ

って封止した半導体装置の製造方法について、前記インナーリードの先端の板厚 t をインナーリードの他の部分の板厚 t_1 よりも薄くしたリードフレームの放熱板に半導体チップを固定する工程と、前記放熱板に前記インナーリードの少なくとも先端が固定された状態で、インナーリードと前記半導体チップのパッド電極とを接続する工程とを含む。

【0033】半導体チップが固定される半導体チップ搭載領域が設けられた放熱板と複数のリードとを有するリードフレームについて、前記半導体チップと接続される前記リードのインナーリード先端のリードピッチ p 、リード幅 w 、リード板厚 t について、 $w < t$ 、かつ $p \leq 1.2t$ となっており、前記放熱板にインナーリードの少なくとも先端部分が固定されている。

【0034】半導体チップが固定される半導体チップ搭載領域が設けられた放熱板と複数のリードとを有するリードフレームについて、前記放熱板には半導体チップ搭載領域と前記リードのインナーリードまでの間に、放熱板の伝熱経路が放射状となる形状に孔が設けられている。

【0035】半導体チップが固定される半導体チップ搭載領域が設けられた放熱板と複数のリードとを有するリードフレームについて、前記リードのインナーリードの先端の板厚 t をインナーリードの他の部分の板厚 t_1 よりも薄くし、前記放熱板に前記インナーリードの少なくとも先端を固定する。

【0036】本発明によれば、インナーリードの先端を放熱板に固定することによって、半導体チップを搭載するタブを支持するタブ吊りリードを排し、タブ吊りリードの設けられていた領域をインナーリードの配置に利用して、同一のリードピッチであっても、インナーリードの先端をより半導体チップに接近させることが可能となる。

【0037】また、本発明によれば、インナーリードの先端を放熱板に固定することによって、ボンディングが安定し、かつインナーリードの変形を防止することができる。

【0038】また、本発明によれば、放熱板に伝熱経路を放射状に形成する孔を設けることによって耐リフロー性を向上させながら、放熱特性の低下を抑えることができる。

【0039】更に、本発明によれば、インナーリード先端の板厚を薄くすることによって、インナーリード先端の加工精度を高め、かつ放熱板に固定することによって、インナーリード先端の変形を防止することができる。

【0040】

【発明の実施の形態】以下、本発明の実施の形態を説明する。なお、実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り

返しの説明は省略する。

【0041】（実施の形態1）図6は本発明の一実施の形態であるHQP型半導体装置のリードフレームを示す平面図であり、図7は図6に示すリードフレームを用いて組立てた半導体装置を示す縦断面図である。また、図6に示したリードフレームのインナーリード先端部分の縦断面図を図8に示す。なお図8中の（a）にはエッチングによるリードを、（b）にはプレスによるリードを示してある。

【0042】リードフレームは、例えばFe-Ni系合金或いはCu系合金等からなり、半導体チップ1（破線にて示す）の全周囲にわたって複数のリード3のインナーリード4の先端が配置されている。各リード3は、ダムバー6により、或はリードフレームの枠体となるタイバー8により一体となっており、各リード3のダムバー6内側部分及び外側部分が夫々インナーリード4及びアウターリード5となる。半導体チップ1は放熱板13に固定され、この放熱板13にインナーリード4も固定されている。

【0043】このリードフレームを用いた半導体装置では、半導体チップ1をレジン又は銀ペーストによって放熱板13に固定し、半導体チップ1のパッド電極10とインナーリード4とがボンディングワイヤ11によって接続されている。ボンディング後に半導体チップ1、放熱板13、インナーリード4、ボンディングワイヤ11が例えばエポキシ樹脂からなる封止体12によって封止され、ダムバー6及びタイバー8が切断されて各リード3は電気的に分離される。この後、封止体12から延在するアウターリード5は、ガルウイング状等に、成形されて半導体装置が完成する。

【0044】また、エッチングによるリードフレームでは、リード幅 w を削減し、なおかつボンディングの行なわれる上面のリード幅を確保するために、上面の幅を下面の幅よりも広くしてある。このような断面形状とするためには、上面側からのエッチングと下面側からのエッチングとで、エッチングの条件を変える等の方法がある。

【0045】特にリードピッチ p が狭くなるリード先端では、リード板厚 t よりもリード幅 w の方が狭いため、ボンディング時にワイヤの不圧着等の不具合が発生し易くなる。また横方向の変形に対しても弱くなる。従って、インナーリード先端ピッチが $180\mu\text{m}$ 即ちリード板厚の1.2倍以下となるリードフレームでは、インナーリード4を放熱板13に固定することが有効である。

【0046】放熱板13にインナーリード4が固定されることによって、ワイヤボンディング時のリード先端部分の固定性が確保され、ワイヤボンディングの確実性が向上する。このことは、図9に示した、図2のリードフレームのインナーリード4先端部分の縦断面図と比較すると明らかである。

【0047】現状にてリードフレームの板厚は $150\mu\text{m}$ 程度であり、アウターリード5の変形等の点から略限界となっており、リードピッチとしては例えば $185\mu\text{m}$ 、リード幅が $100\mu\text{m}$ リード間の間隙が $85\mu\text{m}$ となっており、将来的な狭リードピッチのリードフレームでは、インナーリード4先端でのリードピッチが $180\mu\text{m}$ 以下、リード幅がリードの板厚よりも小となる、即ちインナーリード先端ピッチ p 、リード幅 w 、リード板厚 t について、 $w < t$ 、かつ $p \leq 1.2t$ となることが予想され、こうした場合に本発明では、リードフレームについて、放熱板13にインナーリード4を固定することによって、ワイヤボンディング時のリード先端部分の固定性を確保して、ワイヤボンディングの確実性を向上させるものである。

【0048】また、本発明のリードフレームでは、インナーリード4によって固定された放熱板13の半導体チップ搭載領域に半導体チップ1を固定する。このため、半導体チップを搭載するタブを支持するタブ吊りリードは設けられておらず、タブ吊りリードの設けられていた領域をインナーリード4の配置に利用している。

【0049】このために、従来タブ吊りリードの設けられていたコーナー部にもインナーリード4が配置されており、同一のリードピッチであっても、インナーリード4の先端をより半導体チップ1に接近させることが可能となる。このため、半導体チップ1の搭載後にワイヤボンディングを行う際に、ワイヤ長さを短縮することが可能となり、樹脂封止時のワイヤ流れを低減しワイヤ間のショートが低減する。

【0050】また、インナーリード4の先端を接近させずにリードピッチを拡げる又はリードの数を増やすことも可能である。

【0051】また、放熱板13には半導体チップ11搭載領域とインナーリード4までの間に孔(図中斜線を付す)を設けてある。孔を設けることによって、封止体12が放熱板13を貫通し、放熱板13と封止体12との剥離が生じにくくなる。このように封止体12が貫通することによって耐リフロー性が向上するのは、封止体が半導体チップ1を抑える力が増加することと、放熱板13と封止体12との界面が分断されるため、水分の気化・膨張によって生じる力も分断されることによるものと考えられる。

【0052】また、この孔は、矢印にて示すように、放熱板13の伝熱経路が放射状となる形状に設けられる。例えば、参考のために破線にて示す伝熱経路に対して直交する孔では、孔によって伝熱経路がさえぎられている。図10は、夫々の孔による熱抵抗の差を示す図である。前者をスリット15、後者をスリット16として、全く孔を設けない場合と比較した。この図から、本実施の形態の孔では熱抵抗の上昇が低く抑えられ、放熱性の劣化を少なくしていることが明らかである。

【0053】このようなHQFPでは、インナーリード4先端或いは半導体チップ1のパッド電極10の配置を交互に位置をずらした所謂千鳥配列とすることによって、更にボンディングの確実性を得ることが可能である。

【0054】例えば、通常は図11(図中、右側に平面図を左側にその縦断面図を示してある)に示すごとくインナーリード4先端或いは半導体チップ1のパッド電極10は、夫々一列に整列して設けられている。これに対して、図12(図中、右側に平面図を左側にその縦断面図を示してある)に示すごとく、隣接する半導体チップ1のパッド電極10を交互に配置して、夫々を高さの異なるボンディングを行なうことによって、パッド電極10についてのボンディングを容易とすることができる。

【0055】また同様に、図13(図中、右側に平面図を左側にその縦断面図を示してある)に示すごとく、隣接するインナーリード4先端を交互に配置して、夫々を高さの異なるボンディングを行なうことによって、インナーリード4についてのボンディングを容易とすることができる。更に、図14(図中、右側に平面図を左側にその縦断面図を示してある)に示すごとく、隣接するインナーリード4先端及び半導体チップ1のパッド電極10を夫々交互に配置して、夫々を高さの異なるボンディングを行なうことによって、インナーリード4及びパッド電極10についてのボンディングを容易とすることができる。

【0056】放熱板13に設ける孔については、図15乃至図19に示すように種々のパターンが考えられる。

【0057】図15、図17に示す例では、耐リフロー性を優先させ、図15に示すものでは放熱性を優先させたものとなっており、図17に示す例は夫々の中間的な特性となっている。図15に示すものと図17に示すものとは、形状が略同一でありその方向が異なっているが、図15に示すものでは封止体12が半導体チップ1の角部を規制するために耐リフロー性で優り、図17に示すものでは半導体チップ1と放熱板13との接触面積が増加するので放熱特性で優っている。従って、半導体装置に求められる条件によって、適宜の形状を選択することができる。

【0058】また、図19に示す例では、図15に示すものと孔の形状は同一であるが、インナーリード4先端を千鳥状に配置してボンディングを容易にしてある。このようなインナーリード4の配置は、他の形状の孔を設けたものについても適用が可能である。また、半導体チップ1のパッド電極10の配置についても同様である。

【0059】図20に示すのは本実施の形態の変形例であり、この例ではインナーリードの先端の板厚 t' をリード3の他の部分の板厚 t よりも薄くしてある。部分的に板厚を変えるためには、その部分を部分的にエッチン

グする等の方法が考えられる。リードの加工については、精度に占める板厚の要因が大きいので、精度の必要となるインナーリード4先端を薄くすることによって加工精度を高め、他の部分については充分な板厚によって強度を保証することができる。このようにインナーリード4先端を薄くした場合には、放熱板13に固定してその変形を防ぐことが重要となる。

【0060】以上、本発明者によってなされた発明を、前記実施の形態に基づき具体的に説明したが、本発明は、前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【0061】例えば、前記実施の形態では各リードが固定される放熱板として方形のものを用いたが、放熱板として円形状のものを用いることも可能である。このような円形状の放熱板を用いた場合には、樹脂モールド時に樹脂の流れがスムーズになるので、ボイドの発生を減少できるという効果が得られる。

【0062】また、前記実施の形態で用いた放熱板にアースボンドを目的としたボンディングエリアを設けることによって、アースボンド対応可能なリードフレームとして更に広い用途への適用が可能となる。

【0063】さらに、放熱板に対して搭載する半導体チップは1個に限定されず、複数の半導体チップを搭載することも可能であり、これによりマルチチップの半導体装置に本発明を適用することも可能である。

【0064】以上の説明では、主として本発明者によってなされた発明をその背景となった利用分野である半導体装置に適用した場合について説明したが、それに限定されるものではなく、本発明は、リードフレームを用いて電子部品を実装するものには広く適用が可能である。

【0065】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0066】(1) 本発明によれば、インナーリードの先端を放熱板に固定することができるという効果がある。

【0067】(2) 本発明によれば、上記効果(1)により、ボンディングが安定するという効果がある。

【0068】(3) 本発明によれば、上記効果(1)により、インナーリードの変形を防止することができるという効果がある。

【0069】(4) 本発明によれば、インナーリードの先端を前記半導体チップ搭載領域の全周囲にわたって等間隔に配置することにより、前記インナーリードの先端をより半導体チップ搭載領域に接近させることができるという効果がある。

【0070】(5) 本発明によれば、上記効果(4)により、ボンディングワイヤの長さを短縮することができ

るという効果がある。

【0071】(6) 本発明によれば、放熱板に伝熱経路を放射状に形成する孔を設けることによって耐リフロー性を向上させることができるという効果がある。

【0072】(7) 本発明によれば、放熱板に伝熱経路を放射状に形成する孔を設けることによって、放熱特性の低下を抑えることができるという効果がある。

【0073】(8) 本発明によれば、インナーリード先端の板厚を薄くすることによって、インナーリード先端の加工精度を高めることが可能となるという効果がある。

【0074】(9) 本発明によれば、インナーリード先端の板厚を薄くし放熱板に固定することによって、インナーリード先端の変形を防止することができるという効果がある。

【図面の簡単な説明】

【図1】ワイヤボンディングについてのシミュレーションの結果を示す図である。

【図2】従来構造のテープ固定方式リードフレームの平面図である。

【図3】図2に示すリードフレームを用いて組立てた樹脂封止型半導体装置の縦断面図である。

【図4】本発明者が研究したHQP用リードフレームの平面図である。

【図5】図4に示すリードフレームを用いて組立てた樹脂封止型半導体装置の縦断面図である。

【図6】本発明の一実施の形態であるリードフレームを示す平面図である。

【図7】図6に示すリードフレームを用いて組立てた樹脂封止型半導体装置の縦断面図である。

【図8】図6に示したリードフレームのインナーリード先端部分の縦断面図である。

【図9】図2に示したリードフレームのインナーリード先端部分の縦断面図である。

【図10】放熱板に設けた孔の形状による熱抵抗の違いを示す図である。

【図11】インナーリード先端或いは半導体チップのパッド電極の配置を示す平面図及び縦断面図である。

【図12】インナーリード先端或いは半導体チップのパッド電極の配置を示す平面図及び縦断面図である。

【図13】インナーリード先端或いは半導体チップのパッド電極の配置を示す平面図及び縦断面図である。

【図14】インナーリード先端或いは半導体チップのパッド電極の配置を示す平面図及び縦断面図である。

【図15】放熱板に設けた孔の形状を変えたリードフレームを示す平面図である。

【図16】放熱板に設けた孔の形状を変えたリードフレームを示す平面図である。

【図17】放熱板に設けた孔の形状を変えたリードフレームを示す平面図である。

【図18】放熱板に設けた孔の形状を変えたリードフレームを示す平面図である。

【図19】放熱板に設けた孔の形状を変えたリードフレームを示す平面図である。

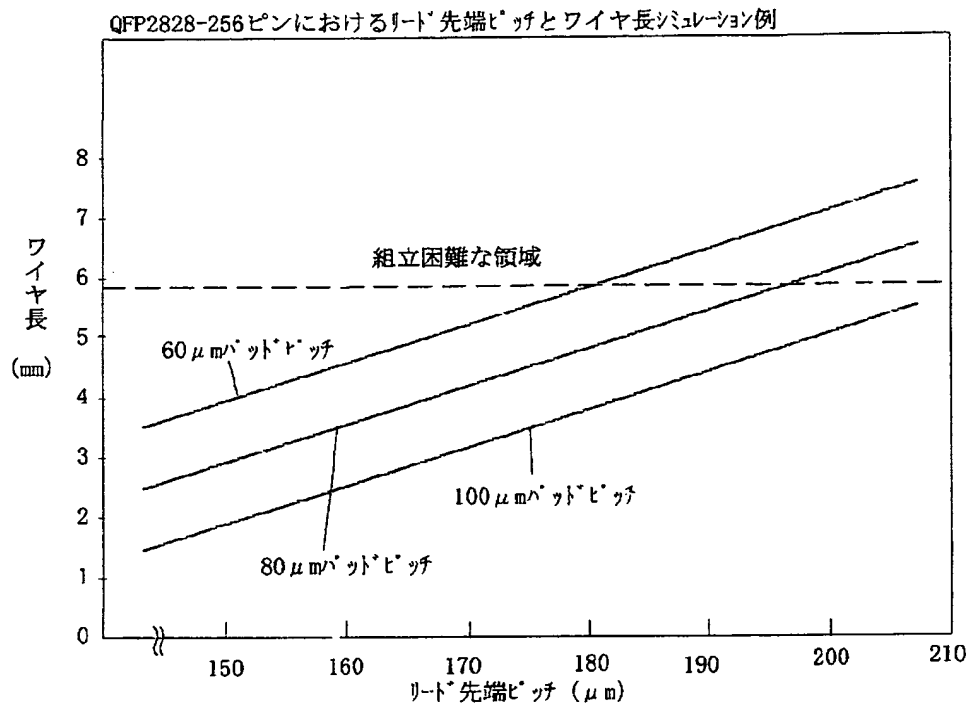
【図20】図20は本実施の形態の変形例を示す縦断面図である。

【符号の説明】

1…半導体チップ、2…タブ、3…リード、4…インナーリード、5…アウターリード、6…ダムバー、7…タブ吊りリード、8…タイバー、9…テープ、10…パッド電極、11…ボンディングワイヤ、12…封止体、13…放熱板。

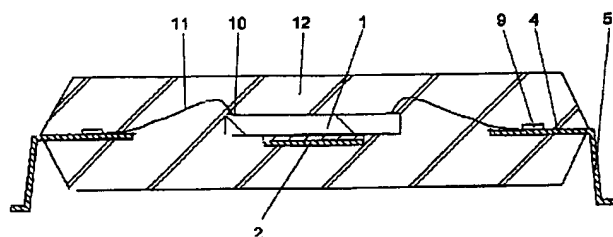
【図1】

図1



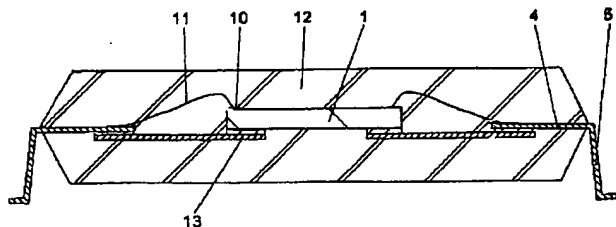
【図3】

図3



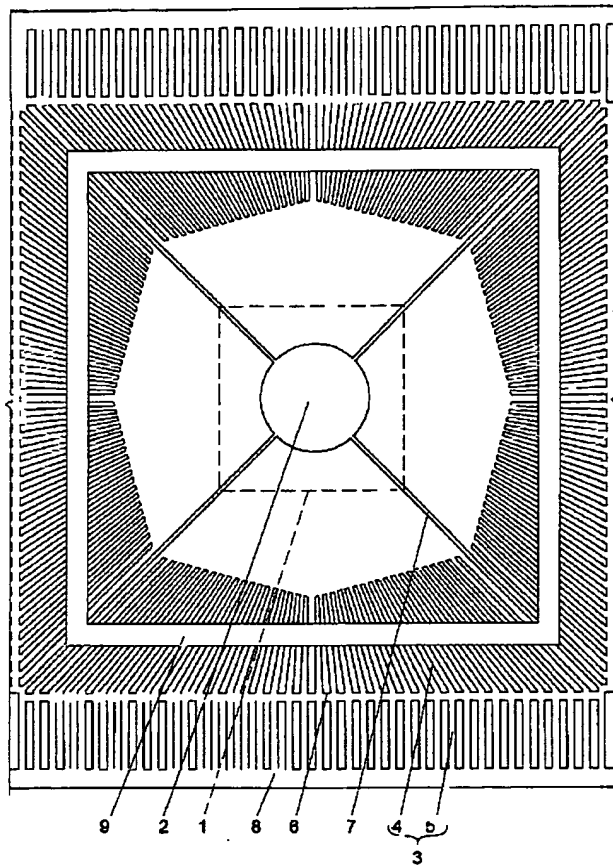
【図5】

図5



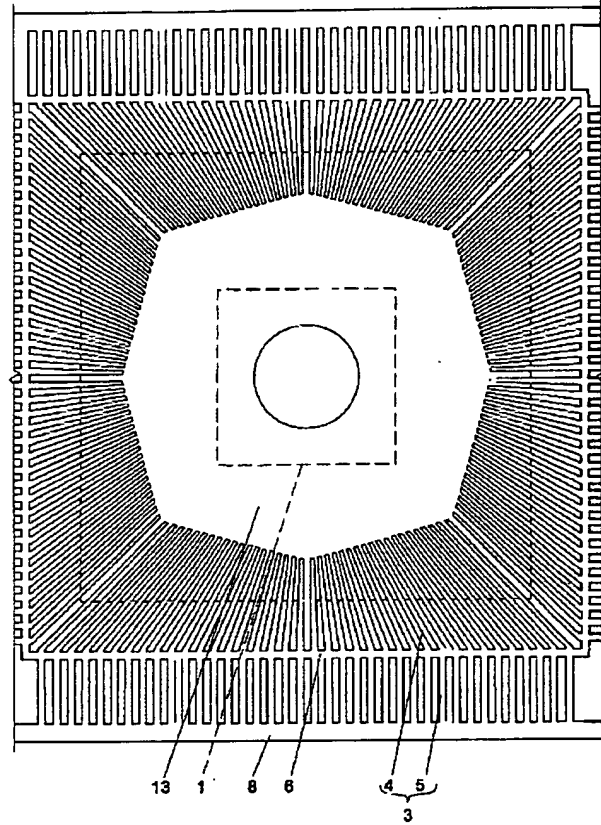
【図2】

図 2



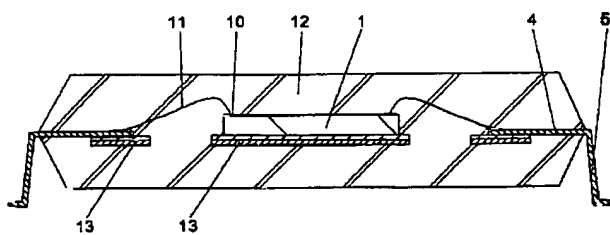
【図4】

図 4



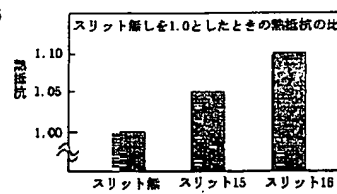
【図7】

図 7

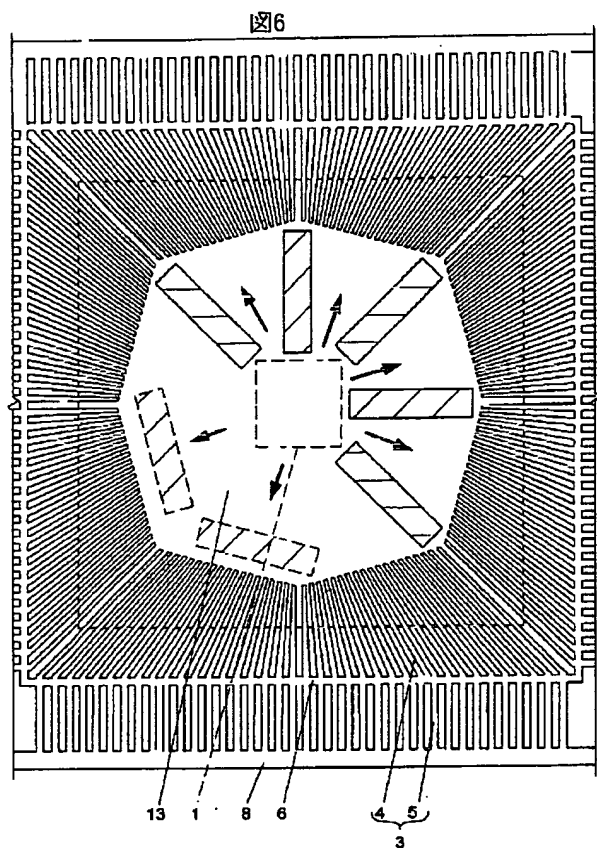


【図10】

図 10

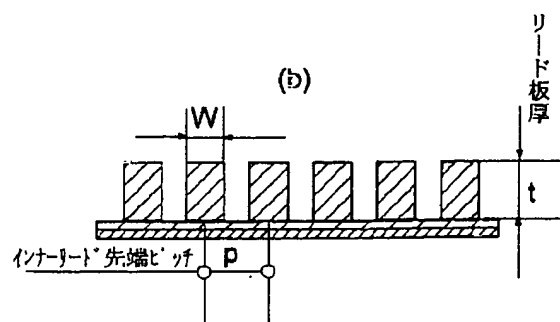
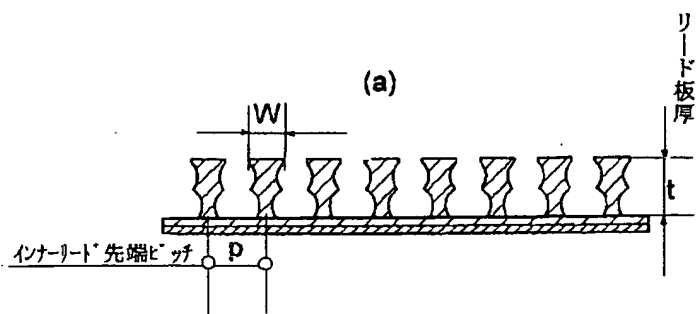


【図6】



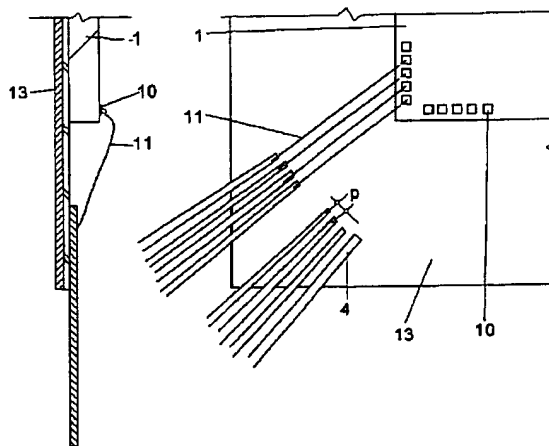
【図8】

図8



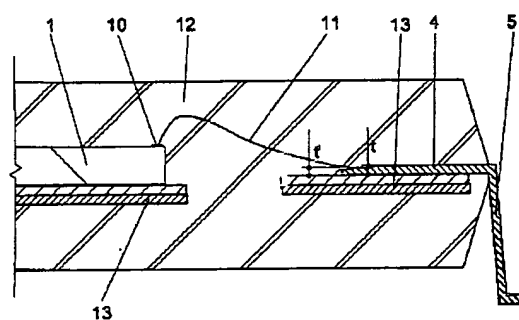
【図11】

図11



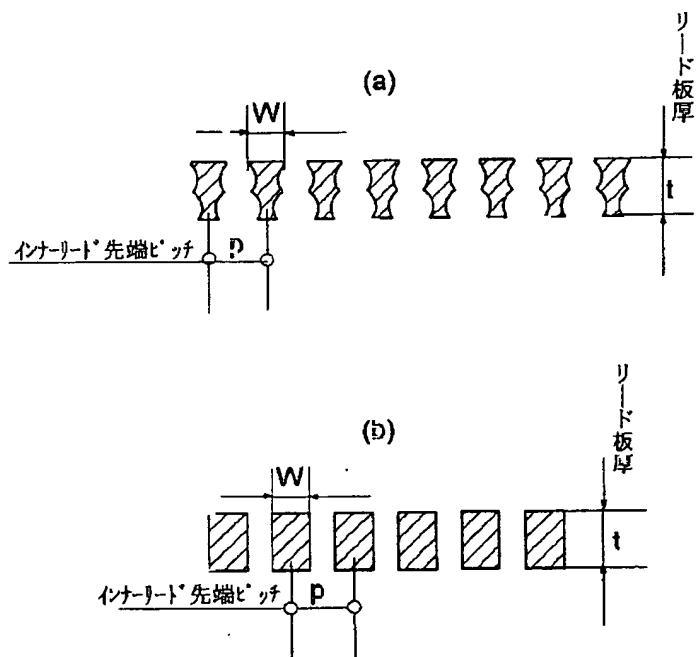
【図20】

図20



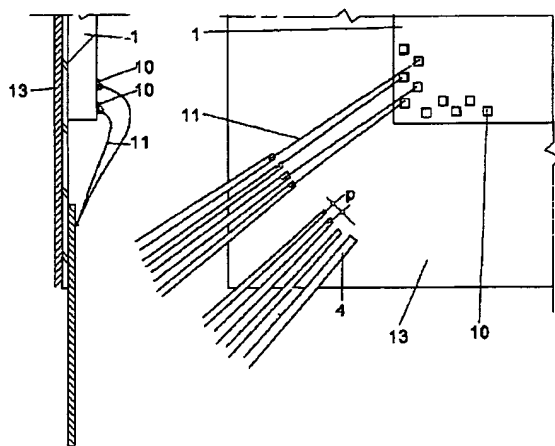
【図9】

図9



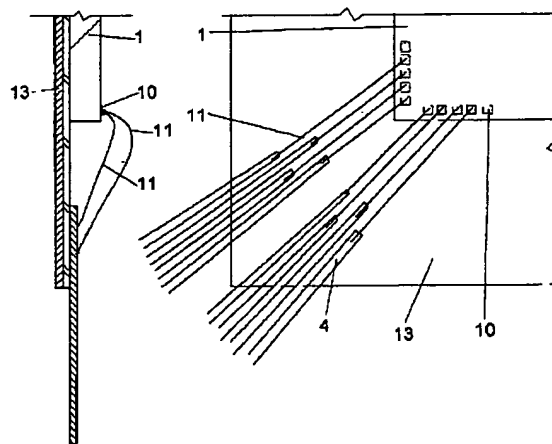
【図12】

図12



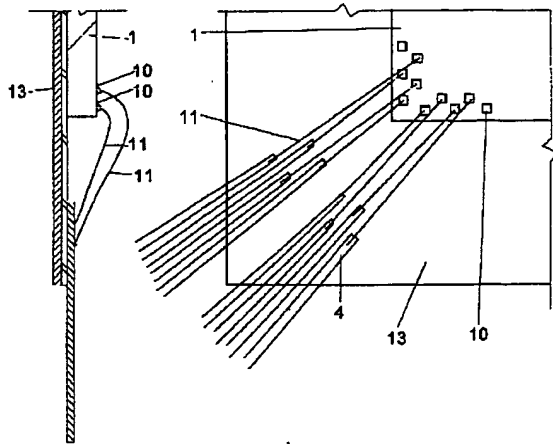
【図13】

図13



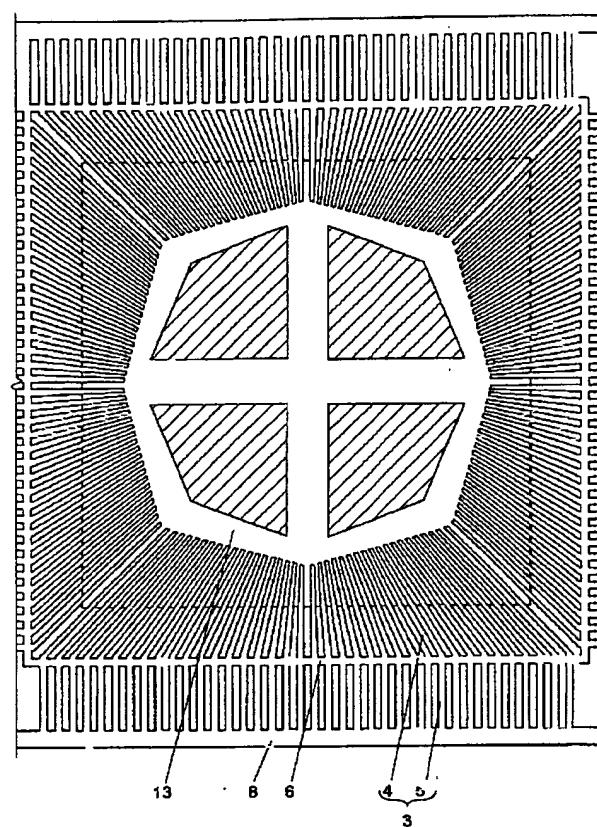
【図14】

図14



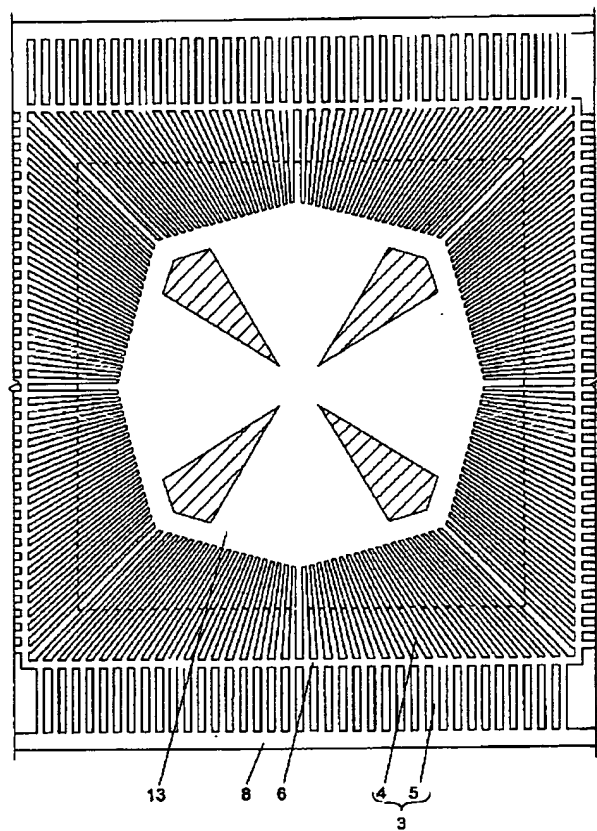
【図15】

図15



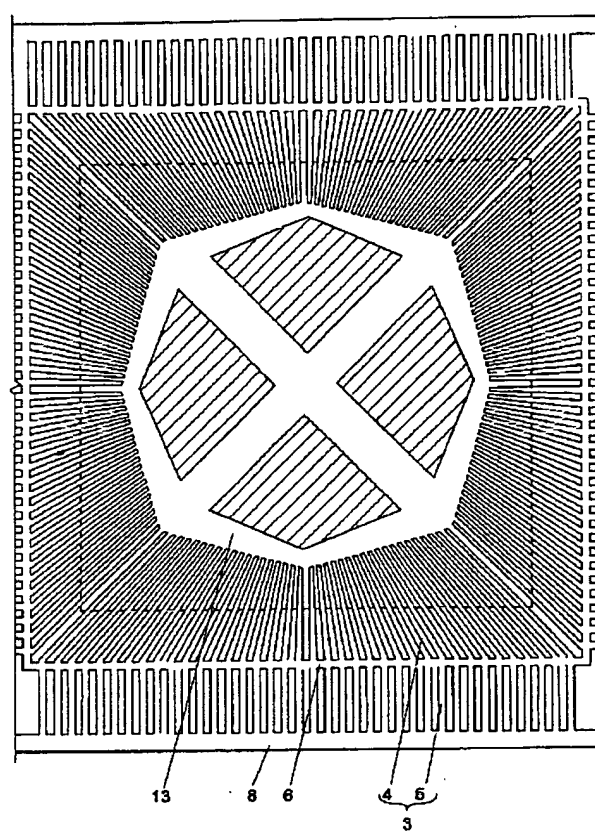
【図16】

図16



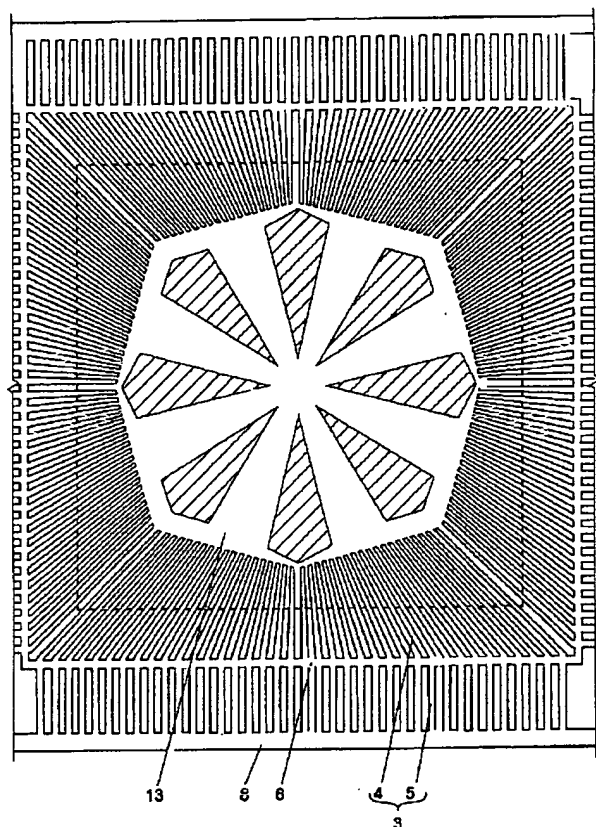
【図17】

図17



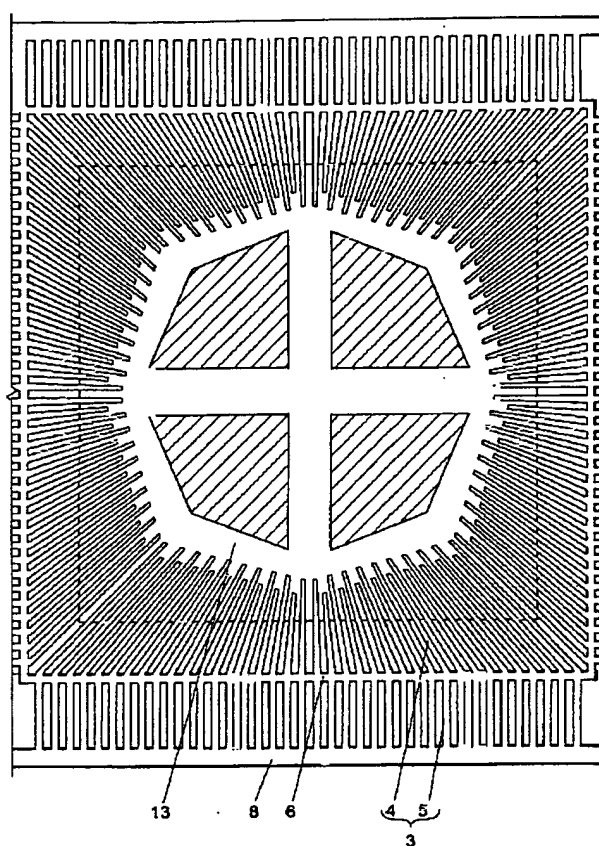
【図18】

図18



【図19】

図19



フロントページの続き

- (72)発明者 伊藤 富士夫
東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内
- (72)発明者 田中 宏明
東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内
- (72)発明者 鈴木 博通
東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内
- (72)発明者 戸井田 徳次
東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内
- (72)発明者 今野 貴史
北海道亀田郡七飯町字中島145番地 日立
北海セミコンダクタ株式会社内

- (72)発明者 坪崎 邦宏
東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内
- (72)発明者 田中 茂樹
北海道亀田郡七飯町字中島145番地 日立
北海セミコンダクタ株式会社内
- (72)発明者 鈴木 一成
東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内
- (72)発明者 亀岡 昭彦
東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内

Fターム(参考) 4M109 AA01 BA01 CA21 DB04 FA03
GA05

5F067 AA03 AA10 AB03 BA03 BB02
BB08 BE10 CA03 CA05 CC02
CC08 CD03 DA05 DA17 DF07
EA02 EA04